

⑫ 公開特許公報(A)

昭62-92858

⑮ Int.Cl.⁴B 41 J 3/20
H 05 K 1/11

識別記号

110

庁内整理番号

8004-2C
D-6679-5F

⑬ 公開 昭和62年(1987)4月28日

審査請求 未請求 発明の数 1 (全2頁)

⑭ 発明の名称 サーマルヘッド

⑯ 特 願 昭60-231167

⑰ 出 願 昭60(1985)10月18日

⑱ 発 明 者 山 田 武 彦 横浜市戸塚区戸塚町216番地 株式会社日立製作所戸塚工場内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1 発明の名称 サーマルヘッド

2 特許請求の範囲

1 表面に少なくとも発熱抵抗体列と配線パターンを形成した基板と、信号接続端子を有するFPCとの間のはんだ付け接続部に、信号接続端子はんだ付け部のはかにダミー接続部を設けてなるサーマルヘッド。

2 上記ダミー接続部は3個以上に設けた特許請求の範囲第1項記載のサーマルヘッド。

3 上記ダミー接続部は他の信号接続端子はんだ付け部よりも大きな面積に形成した特許請求の範囲第1項または第2項記載のサーマルヘッド。

4 上記基板は駆動ICを搭載した特許請求の範囲第1項または第2項または第3項記載のサーマルヘッド。

5 発明の詳細な説明

〔発明の利用分野〕

本発明は発熱記録用のサーマルヘッドに係り、

特に基板とFPC(フレキシブル・プリントド・サーキット)のはんだ接続に好適な構造を有するサーマルヘッドに関する。

〔発明の背景〕

従来のサーマルヘッドの記録幅が大きくなると必然的に基板とFPCの接続幅も大きくなる。このため基板を構成するセラミックとFPCを構成するポリイミドと熱膨張率により、はんだ付け接続部に加わる熱応力も大きくなって、接続部のはがれが発生する恐れがあった。このため従来からサーマルヘッドの長尺化に対し、基板とFPCのはんだ付け接続部に加わる応力低減対策がなされていて、たとえば特公昭52-9542号公報に記載のFFCのフィルムに切込み部を設ける構造などが知られている。しかしながらこのような従来のサーマルヘッドにはFPCの幅が大きくなるなどの問題があった。

〔発明の目的〕

本発明の目的は上記した従来技術の問題点を解決し、基板とFPCのはんだ付け接続部の信

信頼性を向上できるサーマルヘッドを提供するにある。

〔発明の概要〕

本発明は上記目的を達成するため、基板とFPCのはんだ付け接続部の一部に好ましくは3箇所以上のダミー接続部を設け、このダミー接続部に熱応力を受けさせて各信号端子はんだ付け部に加わる熱応力を緩和するようにしたサーマルヘッドである。

〔発明の実施例〕

以下に本発明の一実施例を第1図および第2図により説明する。

第1図は本発明によるサーマルヘッドの一実施例を示す斜視図である。また第2図は第1図のFPCの平面図である。第1図および第2図において、1は基板、2はFPC、3はヒートシンク、4は駆動IC、5は発熱抵抗体列、6は外部接続コネクタ、7は基板1とFPC2の接続部、8は本発明によるダミーはんだ付け部(ダミー接続部)、9は制御信号端子はんだ付け部である。本サーマルヘッドはセラミック等の基板1上に発熱抵抗体列5と、図示しない電極配線と、制御信号配線と、FPC2とののはんだ付け接続部等を形成し、この基板1上に駆動IC4を搭載し、FPC2と接続部3でダミーはんだ付け部8と制御信号端子はんだ付け部9のはんだ付けをし、さらに外部接続コネクタ6等をはんだ付けし、ヒートシンク上に固着してなる。ここでFPC2にはんだ付け接続部、一部に好ましくは3箇所以上(図の場合は5箇所)のダミーはんだ付け部8を設け、このダミーはんだ付け部8は各制御信号端子はんだ付け部9に比べて大きな面積に形成される。

このようにして本実施例によれば、サーマルヘッドの基板1とFPC2のはんだ付け接続部の一部に好ましくは3箇所以上のダミー接続部8を設け、好ましくはダミー接続部8の面積を信号端子はんだ付け部9よりも大きくして、これに熱応力をかけさせることにより各信号端子はんだ付け部9の接続信頼性を向上できる。

〔発明の効果〕

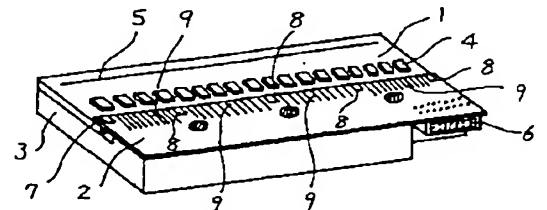
以上に説明したように本発明によれば、サーマルヘッドの基板とFPCの熱膨張率により発生するはんだ付け接続部の熱応力をダミー接続部で受け、各信号端子はんだ付け部に加わる熱応力を低減することが可能となり、基板とFPCのはんだ付け接続部のはがれをなくして信頼性向上に寄与できる。

4 図面の簡単な説明

第1図は本発明によるサーマルヘッドの一実施例を示す斜視図、第2図は第1図のFPCの平面図である。

- 1…基板
- 2…FPC
- 8…ダミーはんだ付け部(ダミー接続部)
- 9…信号端子はんだ付け部

第1図



第2図

